

≡ ≡ ≡ 総 説 ≡ ≡ ≡

窒化物半導体ヘテロ接合トランジスタの課題と展望

Present Status and Future Prospect of III-Nitride Heterojunction Transistors

葛原 正明^{*1}, 平田 宏治^{*2}, 小 寄 正 芳^{*3}, 柴 田 直 樹^{*4}

1. はじめに

GaNをはじめとするⅢ族窒化物半導体（以降、単に窒化物半導体と記す）は、青色から紫外域の波長をもつ発光ダイオードや半導体レーザの主要材料として、今日の量産半導体市場の一翼を担う存在に育ったが、バンドギャップが3eVを超える半導体でありながら、 $2 \times 10^7 \text{cm/s}$ 以上の高電界電子速度をもつ高周波トランジスタ材料としても大きな注目を集めている。窒化物半導体は、従来のⅢ-V族化合物半導体と同様に、高周波トランジスタ動作に不可欠なヘテロ接合構造をエピタキシャル成長技術により形成できる特長を有する。したがって、同じワイドバンドギャップ材料であるSiCやダイヤモンドと比較すると、用途に応じて最適かつ多様なデバイス構造を供給できる魅力がある。また、窒化物半導体を用いた高周波トランジスタは、従来のSiやGaAsを用いたデバイスと異なり、素子寸法の短縮により高周波化を図っても、そのワイドギャップの特徴から耐圧特性劣化の影響を最小限に抑えることができる。すなわち、高周波で且つ高出力という従来の半導体材料ではカバーできなかったユニークな半導体デバイス応用領域を開拓することが可能となる。既存システムへの応用では、携帯電話基地局用の送信アンプ応用が有力視されている¹⁻³⁾。高電圧動作の小型高出力窒化物半導体トランジスタが実用化されれば、パワーアンプの並列運転に必要な電力合成回路や

電圧変換回路を省略することができ、小型でエネルギー効率に優れた携帯電話基地局を提供することができる。また、窒化物半導体は砒素を含まない半導体であるため、環境調和型の超高速エレクトロニクス材料としても期待を集めている。

本解説では、まず窒化物半導体ヘテロ接合を用いた電界効果トランジスタ(FET)の代表的な構造と動作原理を解説した後、現在までに達成されたトランジスタ最高性能のいくつかを紹介する。次いで、現在開発中の窒化物半導体トランジスタが有するいくつかの未解決課題について議論する。最後に、窒化物半導体に残された新しい展開と期待について、デバイスと回路の両面から自由に論じてみたい。

なお、豊田合成では、2002年より経済産業省「窒化物半導体を用いた低消費電力型高周波デバイスの開発プロジェクト」に参画し、AlGaN/GaN系のヘテロ接合FET用の結晶成長技術開発を実施している。本文中「FED」と記載されているデータは、本プロジェクトで得られた成果である。

2. トランジスタ構造と動作原理

窒化物半導体FETの研究が始まった1990年代には、基本デバイス構造として金属半導体接合FET(MESFET)構造も一部で検討されたが、現在では、その構造の殆どがAlGaN/GaN系のヘテロ接合FET、または高電子移動度トランジスタ

^{*1} Masaaki Kuzuhara 福井大学大学院工学研究科 電気電子工学科 教授

^{*2} Koji Hirata オプトE事業部 開発部

^{*3} Masayoshi Kosaki オプトE事業部 開発部

^{*4} Naoki Shibata オプトE事業部 第1技術部

(HEMT)に関するものなので、ここでは本デバイスを中心に構造と動作を説明する。

図-1にAlGaIn/GaNヘテロ接合とそのエネルギーバンド図を示す。

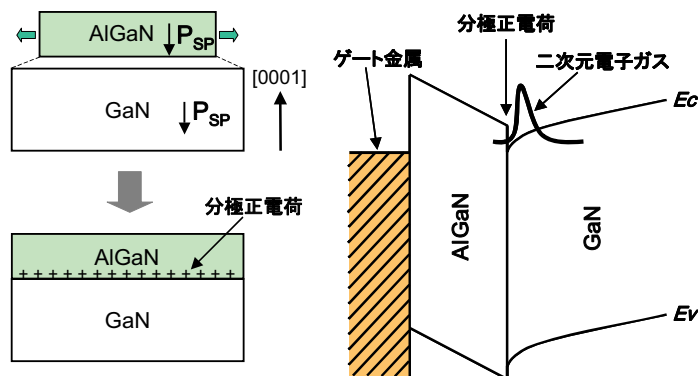


図-1. 窒化物半導体ヘテロ接合とエネルギーバンド図

GaN結晶の内部では、イオン半径の大きなGa原子と小さなN原子が互いにやや歪んだ正四面体配置に配列するため、自発分極が発生する。また、GaNの上にボンド長の短いAlGaIn薄膜を成長すると、発生する引っ張り歪みによってピエゾ分極がさらに加わる。この2つの分極効果により、AlGaIn/GaNヘテロ接合の界面には正の固定電荷が発生し、これに対応して、GaN内には自由電子である二次元電子ガス(2DEG)が誘起される。この自由電子濃度はAl組成とともに増加し、Al組成が25-30%のとき約 $1 \times 10^{13} \text{cm}^{-2}$ のシート電子濃度が得られる。このように、AlGaIn/GaNヘテロ接合では、AlGaInにドナー不純物を全く添加しなくとも、分極効果により高濃度の二次元電子ガス濃度が得られる。基板材料としては、サファイアまたはSiCが一般的であるが、格子不整合を低減し高品質のエピ結晶を得る目的で、最近GaInやAlNバルク基板も一部で用いられるようになってきている⁴⁾。

AlGaIn/GaNヘテロ接合のAlGaIn表面に、Ni/Auから成るゲート・ショットキー電極とこれを挟むようにTi/Alから成るソースおよびドレイン・オーミック電極を形成し、残ったAlGaIn表面を例えばSiN膜を保護膜として被覆することにより、AlGaIn/GaNヘテロ接合FETが完成する。完成したFETのソース電極を接地し、ドレイン電極に正のバイアス電圧を印加すると、2DEGの電気伝導によりドレイン電流が流れる。次に、ゲート電極に負の電圧を段階的に印加すると、ドレイン電流は徐々に減少しゼロに至る。このときのゲート電圧をしきい値電圧と呼ぶ。一般に、しきい値電圧は

負値をもち、このようなFET動作のことをディプレッション(ノーマリーオン)動作と呼ぶ。なお、ゲートをリセス構造とし、AlGaIn厚さを薄くすることにより、しきい値電圧が正值のエンハンスメント(ノーマリーオフ)動作も得られている⁵⁾。

3. 窒化物半導体FETの性能

窒化物半導体FETの性能追求に関する研究は、耐圧特性と高周波特性に焦点を当てたものが多いため、これまで報告されている先端のデバイス性能も高周波パワー応用に関連したものが殆どである。デバイス構造は、すべてAlGaIn/GaNヘテロ接合FET(HEMT)である。

表-1に、ゲート幅当たりのマイクロ波出力電力密度、ワンチップFETから得られるマイクロ波出力電力、パッケージ実装された増幅器のマイクロ波出力電力、ミリ波におけるワンチップ出力電力、電流利得遮断周波数について、現在までに報告された最高データをまとめる。なお、増幅器の出力電力は連続動作によるデータに限った。

表-1. 報告された最高性能のまとめ

項目	特性	機関名	参考文献
電力密度	32.2W/mm	Cree	(6)
ワンチップ出力電力	230W	FED	(1)
増幅器出力電力	371W	FED	(2)
ミリ波出力電力	8W	Cree	(7)
電流利得遮断周波数	163GHz	NICT	(8)

Wu等は、SiC基板上に作製したゲート幅(W_g)246mmのHEMTをドレインバイアス(V_{dd})120Vで動作させ、4GHzにて最高32.2W/mmの出力電力密度を記録している⁶⁾。Okamoto等は、同じくSiC基板上に作製した $W_g=48\text{mm}$ のワンチップ素子を $V_{dd}=53\text{V}$ で動作させ、2GHzにて230Wの出力電力を確認している¹⁾。Wakejima等は、SiC基板上に作製した $W_g=48\text{mm}$ のHEMT素子2つを金属パッケージに実装した増幅器を $V_{dd}=45\text{V}$ で動作させ、2.14GHzにて371Wの合成出力電力を報告している²⁾。Wu等は、SiC基板上に作製したゲー

ト長 $0.15\ \mu\text{m}$ のミリ波HEMTチップ($W_g=1.5\text{mm}$)を $V_{dd}=28\text{V}$ で動作させ、 8W に及ぶ出力電力を 30GHz にて記録している⁷⁾。Higashiwaki等は、サファイア基板上にゲート長 $0.06\ \mu\text{m}$ の極細ゲートHEMTを作製し、ドレイン電圧 5V にて電流利得遮断周波数 163GHz を達成している⁸⁾。

4. 窒化物半導体デバイスの現状の課題

4-1. 耐圧の向上

窒化物半導体がワイドバンドギャップをもつとはいえ、デバイス構造設計に工夫をせずに単純にFETを構成すると、せいぜい数十V程度の耐圧しか得られない結果となる。この原因は、図-2 (a)に示すように、ゲート(G)とドレイン(D)の間に印加された逆方向電界が、G-D間のチャンネル領域に均一に加わらず、多くの場合にゲート電極のドレイン端に集中して分布するためである。この局所領域に集中した電界強度が臨界値を越えると、アバランシェまたは量子力学的トンネリングを起こし破壊に至る。ゲート端での電界集中は、半導体表面の荷電状態に敏感であり、ゲート耐圧やドレイン耐圧が、表面保護膜の種類や堆積方法によって大きく変化することは広く知られている。この表面電荷の影響を、実効的に外部電極を用いて制御することにより、ゲート端の電界集中を緩和しようとする構造が、図-2 (b)に示したフィールドプレート構造である。後述するように、フィールドプレートはいくつかの種類に分類されるが、ここで示したフィールドプレートは、ゲート電極と電氣的に短絡された金属電極が、表面絶縁膜の上でドレイン方向に延長された構造をもち、ゲート・フィールドプレート構造とも呼ばれる。図-2 (b)に示すように、フィールドプレートの追加によりG-D間の電界分布は2つのピークに分裂し、最大電界強度が減少するため、高い耐圧を実現することができる。この技術の導入により、ゲート長 $1\ \mu\text{m}$ のマイクロ波帯デバイスにおいても、 $100\text{--}200\text{V}$ 程度のゲート耐圧が得られている^{1,6)}。

フィールドプレートの種類には、前述のゲート・フィールドプレート以外に、その電位をソースに短絡したソース・フィールドプレートやドレインに短絡したドレイン・フィールドプレートがある。耐圧の改善においては、オン抵抗や高周波特性などのトレードオフ関係にあるパラメータの変化にも注意を払う必要があり、用途によってフ

ィールドプレート構造を選択することが重要である。フィールドプレートの性能は、その下に配置する絶縁膜の種類や厚さ、フィールドプレートの長さなどに依存する。G-D間領域の電界分布が一定となるようにフィールドプレート構造を綿密に設計することにより、耐圧性能を物理限界まで高めることができる。GaNの絶縁破壊電界を 3.3MV/cm として、G-D間距離を $3\ \mu\text{m}$ と仮定すると、ゲート耐圧は約 1kV と計算できる。実測データと比較すると、今後の改善マージンは3~5倍も残されていることがわかる。

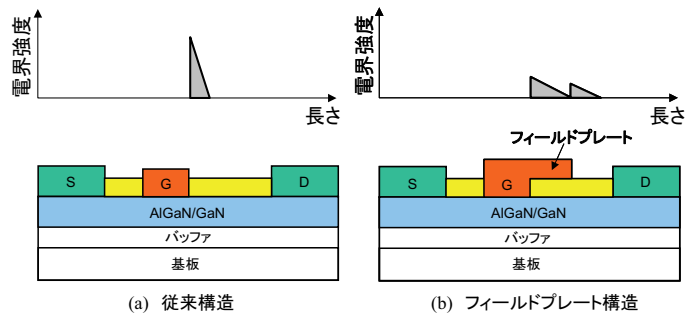


図-2. 電界強度分布の比較

(a) 従来構造

(b) フィールドプレート構造

4-2. ゲート漏れ電流

現在試作されているAlGaIn/GaN系のヘテロ接合FETでは、ゲート漏れ電流が予想に反して大きいことが問題となっている。高い入力インピーダンスを特徴とするFETにおいて、ゲート漏れ電流の存在は、デバイスの安定動作や信頼性に悪影響を及ぼすだけでなく、高周波特性や雑音特性にも悪影響を与える。ゲート金属を替えれば低減できるとする報告や⁹⁾、基板やエピ層の転位密度との関連性を指摘する報告も多いが¹⁰⁾、漏れ電流の温度依存性やバイアス依存性を系統的に説明できるモデルとして、AlGaIn表面のドナー型欠陥のイオン化によるトンネル電流モデルが提案されている¹¹⁾。

このモデルに従えば、AlGaIn表面にショットキー接触を形成する直前に何らかの表面改質処理を行うことにより、ゲート漏れ電流を低減できる可能性があり、今後の技術進展が注目される。

一方、ゲートリーク電流を抜本的に低減できる技術として絶縁ゲート構造が注目されている。絶縁膜の種類として、 SiN 、 AlN 、 Al_2O_3 、 TiO_2 、 HfO_2 等が検討されている。絶縁ゲート構造の導入により、リーク電流の大幅な低減効果が確認されているが、同時に、増幅特性、耐圧特性、ヒステ

リシスのない安定な直流動作，信頼性等が十分に確保できるかが応用上の課題となる。

4-3. 電流コラプス

AlGa_N/Ga_Nヘテロ接合FETのドレイン電流電圧特性の測定において，掃引するドレインバイアス電圧を段階的に増加すると，オン抵抗の劣化やドレイン電流の減少が観測されることがある．**図-3**にドレイン電流の減少の様子を模式的に示す．同様の現象は，G-D間に逆バイアスストレスを印加した時や，高周波パワー測定を実施したときにも見られることが知られている．これら一連の電流劣化現象のことを電流コラプスまたは電流スランプと呼んでいる．電流コラプスの定義や評価方法は必ずしも明確に論じられておらず，すべての現象が同一の機構によって生じていると断定することは難しい．しかし，多くの報告が示すように，表面パッシベーションの改良，リセス構造やフィールドプレートの導入によって，電流コラプスが抑制される事実を考慮すると，電流コラプスが表面欠陥準位の荷電状態の変化に起因する現象であると考えるのは，現状では妥当な判断だと言える¹²⁾．

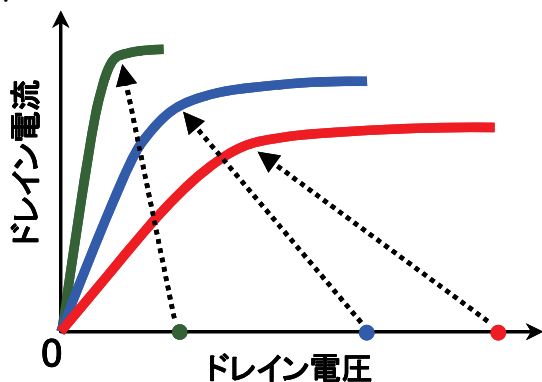


図-3. ドレイン電圧ストレスと電流コラプス

表面欠陥準位の成因については多くの議論があるが，電流コラプスによってドレイン電流が減少する機構は以下のモデルを用いて説明できる．**図-4** (a), (b)はバイアスストレス印加前後のヘテロ接合FETにおける二次元電子ガス(2DEG)の空間分布を模式的に示したものである．**図-4** (a)はAlGa_N表面準位が電子を捕獲していない状態に対応し，ソース電極からドレイン電極に至るまで2DEGは連続的に存在し，良好な電気伝導状態が保たれている．次に，大きなドレインストレスの印加によりホットエレクトロン注入，または逆方向G-D間ゲートストレスによりゲート電極から電子注入が

起きると，**図-4** (b)に示すように，AlGa_N表面準位に電子が捕獲され，G-D間の半導体表面が負に帯電する．このため，G-D間の2DEGが欠乏し，ドレイン電流の減少とオン抵抗の増加を引き起こす．

一般に，電流コラプスは窒化物半導体FETに固有の現象のように論じられているが，同様の現象は，GaAsパワーFETなどでも過去に議論されてきた¹³⁾．発生原因についても，**図-4**とほぼ同じモデルで説明されており，G-D間におけるドレイン電流の狭窄現象として語られてきたものである．ただ，従来のFETでは，逆方向耐圧が20-30V程度と低く，逆方向破壊を起こさずに印加できるドレインストレス値が，窒化物半導体FETに比較して，大きく制限されていた．このため従来FETでは，電流コラプスと呼ばれるほどの劇的な印象を評価者に与えなかったものと考えられる．

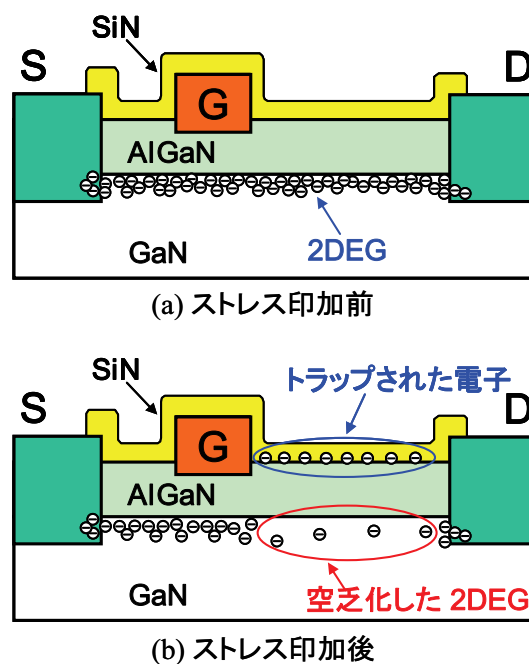


図-4. 二次元電子ガスの空間分布
(a) 電圧ストレス印加前
(b) 電圧ストレス印加後

5. 窒化物半導体への期待

5-1. デバイスへの期待

窒化物半導体の大きな特徴は，AlN，Ga_N，InNを二元化合物半導体として，これらの中間的な性質をもつ三元または四元の混晶半導体を構成できることである．また，これら半導体を組み合わせることにより所望の性質をもつヘテロ接合を

精度よく設計できることである。現在は、AlGa_N/Ga_N系やAlIn_N/Ga_N系を用いたヘテロ接合FETが広く検討されているが、窒化物半導体の全体系から眺めると、利用領域はまだ一部に過ぎない。今後、AlNに近い高Al組成窒化物やInNに近い高In組成窒化物を含むヘテロ接合の成長技術が進展すれば、固体電子デバイスの新しいトランジスタ材料として、窒化物半導体への期待はさらに拡大することになる。以下では、その展開の可能性について述べてみたい。

図-5に、AlN, GaN, InNにおけるドリフト速度の電界強度依存性について、モンテカルロシミュレーションによる計算結果を示す。いずれも不純物を含まない真性半導体における電子輸送特性に対応する。

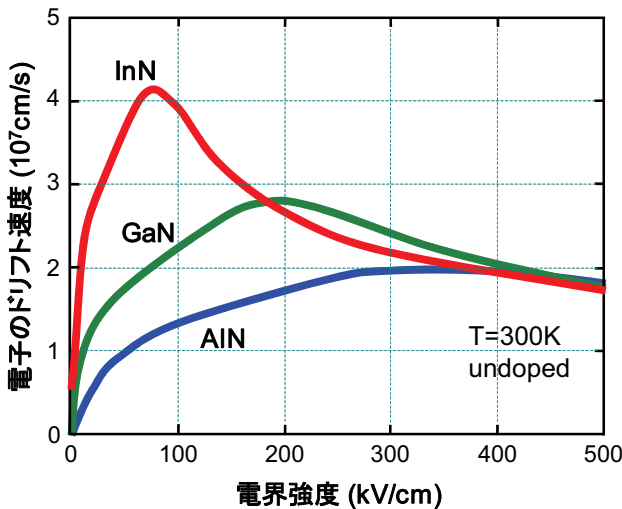


図-5. ドリフト速度の電界強度依存性

原点近傍の直線部分の傾きがドリフト移動度に対応するが、InN, GaN, AlNの順に1880, 810, 310 cm²/Vsの値が得られており、3者の中ではInNが最大の電子移動度を示すことが理解できる。

また、ドリフト速度のピーク値についても、InN, GaN, AlNの順に4.2x10⁷, 2.8x10⁷, 2.0x10⁷ cm/sの値が得られており、ピーク速度についてもInNが最も優れた値を示すことが予測されている。すなわち、InNまたはInNに近い高In組成窒化物半導体は、高速・高周波応用のチャンネル材料として極めて有望であることが理解できる。

一方、AlNは6.2eVに及ぶ高いバンドギャップを有しつつも、比較的良好な電子輸送特性を示すことは特筆すべき特徴である。実際、縦型ダイオードの耐圧特性から、Al組成57%のAlGa_Nが8MeV/cmを超える臨界破壊電界強度を示すことが

報告されており¹⁴⁾、AlNに近い高Al組成窒化物半導体が、究極の高耐圧電子デバイスの構成材料として期待されることが判る。

次に、高In組成または高Al組成窒化物半導体どのようにヘテロ接合として構成すれば、新しい機能をもつトランジスタが実現できるかについて考えてみたい。図-6は、窒化物半導体のバンドギャップと格子定数の関係を示したものである。

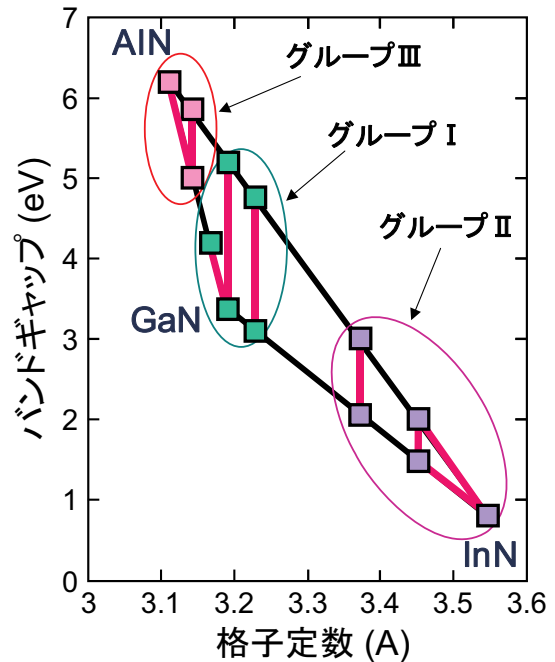


図-6. バンドギャップと格子定数の関係

グループ I として丸で囲んだヘテロ接合群は、現在最も実用化に向けた検討が進んでいるAlGa_N/Ga_N系と、近年検討が盛んになりつつあるAlIn_N/Ga_N系に対応する。特に後者は、基板材料として大口径で絶縁性のGa_Nバルク基板が実用化されれば、結晶欠陥を含まない格子整合ヘテロ接合として期待できる結晶系である。なお、低In組成のInGa_Nをチャンネル材料とし、これとほぼ格子整合するAlIn_N（または対応する四元結晶）を障壁層として用いるヘテロ接合は、分極電荷の制御を含めて未だ課題が多いが、グループ I の代表構造として発展する可能性を秘めている。

グループ II は、InNおよびInNに近い高In組成窒化物半導体で構成されるヘテロ接合群の総称である。InNを直接的にチャンネル材料に用いようとすると、障壁層との間にどうしても格子不整合が避けられない。この場合、少しでも大きなバンドギャップ差を得るためには、AlIn_N/InN系ヘテロ接合を用いることが好ましい。また、チャンネル層

と障壁層との格子整合を重視する場合には、チャネル材料を高In組成InGa_NとしたAlInN/InGa_N系が有望な選択となる。言うまでもなく、グループIIの材料系は、高移動度且つ高電子速度が特徴であり、テラヘルツ周波数領域での増幅器や発振器への応用、さらにはポストCMOS時代の超微細nチャネルFETへの展開が期待される。ただ、現状の課題は、真性半導体の性質を示す高純度のInNや高In組成InGa_Nの結晶成長技術が未だ確立されていないことである。今後の結晶成長技術の進展が大いに期待される。

最後に、グループIIIであるが、AlNおよびAlNに近い高Al組成窒化物半導体で構成されるヘテロ接合群の総称である。最大バンドギャップを有するAlNを障壁層に用いる場合には、いずれの材料をチャネルに選んでも格子不整合が生じるが、チャネル層厚を薄くすることにより、擬似的な格子整合を保つことが可能となろう。将来的に良質のAlNバルク基板が使用できれば、AlNに近い高Al組成窒化物半導体で構成されるAlInN/AlGa_N系ヘテロ接合は、究極の絶縁破壊耐圧をもつHEMT構造として興味深い対象となる。ただ、高バンドギャップ材料同士のヘテロ接合では、n形ドーピング技術や低オーミック電極形成技術が大きな課題となる。いずれも挑戦課題として、ブレークスルー技術が今後生み出されることに期待したい。

5-2. 回路への期待

集積規模の拡大とともに、今日の半導体集積回路は消費電力が急速に増大しており、ハイエンドCPUの消費電力は軽く100Wを超えるに至った。当然のことながら、高速・高周波化技術と同じ重要性を帯びて、低消費電力化技術が重要課題となっている。このため、電源電圧の複数化や電源電圧を動的に変化させる技術等が注目されている。

一方、マイクロ波領域で動作する通信用アナログ増幅回路でも、直流バイアス電圧を動的に制御して、高効率動作と線形増幅特性を両立させようとする動きがある。また、電池動作の低電圧モバイル通信機器の中にも、例えば高電圧動作と低電圧動作を部分的に併用できれば、さらに高性能で低消費電力化が図れる回路が存在する。しかし、高速・高周波回路と電力変換回路が、ワンチップで完全モノリシック集積化された回路試作の報告はまだない。

この原因は、マイクロエレクトロニクス技術に

牽引された情報処理および情報通信用途の高速・高周波回路と、パワーエレクトロニクス技術に牽引されたエネルギー用途の電力変換回路が、これまで独立に技術進歩を遂げてきたことと関係が深い。しかし、今後は、情報処理デバイスと電力変換デバイスの融合は避けて通れない技術トレンドとなろう。すなわち、情報処理・通信用の高速・高周波回路は、電源利用効率を追求する過程で、その回路内部に電力変換回路を集積化する必要性が生じてくる。一方、電力変換回路は、小型軽量化と低コスト化のため、マイクロエレクトロニクスを導入して回路の集積化を進めると同時に、制御用論理回路などを集積化し多機能化を進めなければならない。回路規模での両者の融合の実証例は今後の進展に待つ必要があるが、モバイル機器を中心に、情報処理デバイスと電力変換デバイスの融合の第一段階は、機器レベルで既に始まっていると言える。

一例として、最新のノートパソコンに付属するACアダプタの小型軽量化に着目してみよう。パソコン本体の小型軽量化が進む中で、ACアダプタの存在はユーザにとって極めて厄介になりつつある。パワーエレクトロニクス技術の導入により、一昔前に比べると、ACアダプタの小型軽量化が大いに進展したが、その技術の行き着く先は本体内蔵化である。しかし、Siトランジスタを用いる現状のパワーエレクトロニクス回路には技術限界が指摘されている。これは、耐圧と動作周波数の間のトレードオフ関係であり、ジョンソン限界として知られた法則である。すなわち、耐圧向上のためにトランジスタの高電界ドリフト領域を延長すると、トランジスタのスイッチング周波数が低下するという二律背反の物理法則である。パワーエレクトロニクス回路において、最新の集積回路技術の導入を拒む最大の原因は、スイッチング周波数が1MHz以下と低いため、小型のインダクタ(L)やキャパシタ(C)を使用できないことである。したがって、今後の研究開発により、電力変換デバイスのスイッチング周波数を数100MHz程度に高めることができれば、情報処理デバイスと同様に、小型のLやCを集積一体化した電力変換回路を構成することができるようになる。ワイドバンドギャップをもつ窒化物半導体が、パワーエレクトロニクス用の新材料として期待されるひとつの理由は、耐圧と動作周波数の間のトレードオフ関係を改善し、小型で集積可能な電力変換回路を実現できること

にある。

情報処理デバイスと電力変換デバイスが同一半導体上にモノリシック集積できるようになれば、回路や機器の小型軽量化と低コスト化が進むばかりでなく、回路設計においても、新しい概念や構成を導入することが可能となる。その例を図-7に示す。

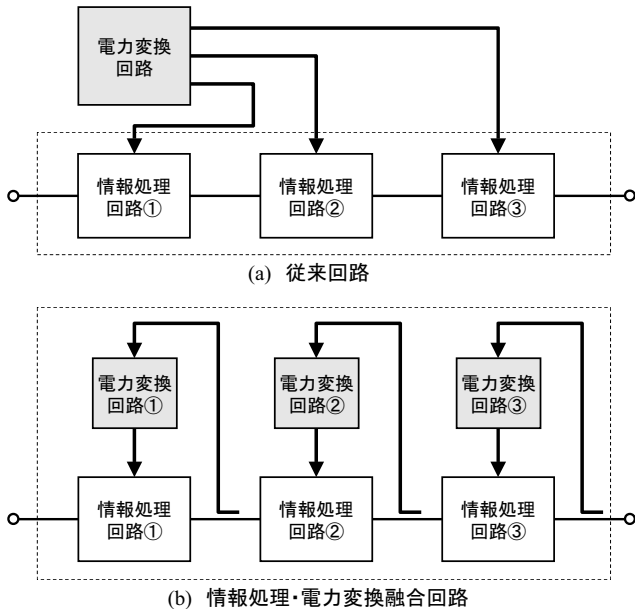


図-7. 情報処理・電力変換融合回路の概念図

従来回路構成では、独立した電力変換回路から複数の電源電圧を一度に発生させ、これらを異なる情報処理回路に分配し供給していた。この構成では、情報処理回路の出力状態とは無関係に、電源供給がなされることになる。しかし、両者をモノリシック集積できれば、情報処理回路ごとに電力変換回路を専用に分散配置することができ、情報処理回路の動作状態をモニターしつつ動的に電力変換回路の出力を制御することが可能となる。電力変換回路を分散配置することにより、その機能を簡素に小型化でき、しかも供給電力を動的制御することで、情報処理回路の電力利用効率を理想的に高めることが可能となる。所望の情報処理性能を最少の電力消費で実現するための新しい回路技術として、窒化物半導体デバイス技術の新たな進展に掛ける期待は極めて大きいと言える。

6. おわりに

窒化物半導体ヘテロ接合を用いたトランジスタの構造、動作原理、性能、課題、期待と展望につ

いて述べた。現在は、AlGaIn/GaN系HEMTの実用化が限定的に開始された時期に対応するが、従来の半導体とは一味違った性能上の魅力に満ちており、新しいブレークスルー技術の出現を介して、いくつもの斬新な応用分野が拓ける可能性が高い。窒化物半導体トランジスタの黎明期に立ち合えた幸運を認識しつつ、今後の展開を楽しみに見つめたい。

参考資料

- 1) Y. Okamoto et al., IEEE Trans. Microwave Theory and Tech., 52, pp.2536-2540 (2004).
- 2) A. Wakejima et al., Electron. Lett., 41, pp.1371-1372 (2005).
- 3) T. Kikkawa et al., IEEE MTT-S Int. Microwave Symp. Dig., Vol.3, pp.1347-1350 (2004).
- 4) K. K. Chu et al., IEEE Electron Device Lett., 25, pp.596-598 (2004).
- 5) T. Kawasaki et al., Extended Abstracts 2005 Int. Conf. SSDM, Kobe 2005, pp.206-207.
- 6) Y.-F. Wu et al., IEEE Electron Device Lett., 25, pp.117-119 (2004).
- 7) Y.-F. Wu et al., IEEE 2005 IEDM Tech. Dig., Washington D.C. 2005, pp.593-595.
- 8) M. Higashiwaki., IEEE Electron Device Lett., 27, pp.16-18 (2006).
- 9) J. P. Ao et al., IEEE Electron Device Lett., 24, pp.500-502 (2003).
- 10) K. Shiojima et al., Appl. Phys. Lett., 78 pp. 3636-3638 (2001).
- 11) H. Hasegawa et al., J. Vac. Sci. & Technol., B20, p.1647 (2002).
- 12) T. Hashizume, Oyo Butsuri, 73, pp.333-338 (2004).
- 13) K. Asano et al., IEEE 1998 IEDM Tech. Dig., San Francisco 1998, pp.59-62.
- 14) A. Nishikawa et al., Extended Abstracts 2006 Int. Conf. SSDM, Yokohama 2006, pp.974-975.