

縦型GaNパワーデバイスの進展

西井潤弥^{*1}, 上野幸久^{*1}, 伊奈務^{*1}, 田中成明^{*1}, 黒崎潤一郎^{*1}, 鈴木智行^{*1}

長谷川一也^{*1}, 安西孝太^{*1}, 西尾剛^{*1}, 村上信吾^{*1}, 村上倫章^{*1}, 岡徹^{*1}

Recent Progress of Vertical GaN Power Devices

Junya Nishii^{*1}, Yukihisa Ueno^{*1}, Tsutomu Ina^{*1}, Nariaki Tanaka^{*1}

Junichiro Kurosaki^{*1}, Tomoyuki Suzuki^{*1}, Kazuya Hasegawa^{*1}, Kota Yasunishi^{*1}

Go Nishio^{*1}, Shingo Murakami^{*1}, Noriaki Murakami^{*1}, and Tohru Oka^{*1}

要旨

縦型GaNトレンチ金属酸化物半導体(MOS)電界効果トランジスタ(FET)および縦型GaNトレンチMOSショットキーバリアダイオード(SBD)を自立GaNバルク基板上に作製し、評価した。微細化により高集積化した六角形トランジスタセルを有する縦型GaNトレンチMOSFETは、50 Aを超える高出力を示した。また、10 MHz近くの高周波動作を示した。SBDは高速の逆回復特性を示した。これらのFETとSBDを搭載した昇圧型DC-DCコンバータは、市販のSiC MOSFETとSiC SBDを搭載したDC-DCコンバータに比べ、リングインと消費電力が小さい優れたスイッチング動作を示した。

Abstract

Vertical GaN trench metal-oxide-semiconductor (MOS) field effect transistors (FETs) and vertical GaN trench MOS schottky barrier diodes (SBDs) fabricated on free-standing GaN bulk substrates were evaluated. The FETs with highly-integrated hexagonal transistor cells exhibited high power operation with output current of over 50 A. They also showed high-frequency operation of nearly 10 MHz. The SBDs exhibited fast recovery characteristics. A DC-DC boost convertor equipped with the FET and the SBD showed excellent switching operation with small ringing and lower power consumption than that of commercially available SiC MOSFET and SiC SBD.

1. はじめに

1-1. パワーデバイスの技術トレンド

近年、省エネや自動車の電動化のニーズなどから、半導体のスイッチング部品、特に大電力容量を扱う電力変換用のパワー半導体、あるいはパワーデバイスと呼ばれる電子部品群に注目が集まるようになってきている。従来主流であったSiに代わり、SiC, GaN, Ga₂O₃, ダイヤモンド等の新しい半導体材料が登場し、高効率化・小型化などの技術革新で紙面を賑わしている。なかでもSiCを使った電界効果トランジスタ(MOSFET)とSi基板上に形成された横型GaN電界効果トランジスタ(FET)は実用化が始まっている。

パワーデバイス業界の技術開発の主なトレンドは図-1に示すように、システムの大電力化と、高周波化による小型化である。システムの大電力

化・高周波化のためには、パワーデバイスの素子自体も大電力容量化と高周波が必要であるが、この二つの性能は往々にして背反の関係になり、両立することが困難である。

現在のパワーデバイス業界における主流の製品

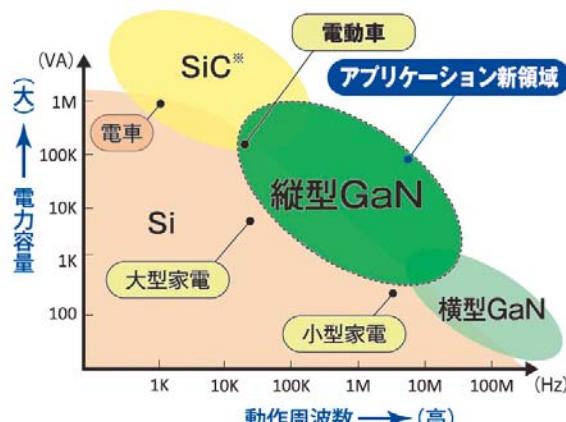


図-1 パワーデバイスの性能区分と技術トレンド

^{*1} 研究開発部

は、半導体にSiを用いた絶縁ゲート型バイポーラトランジスタ(IGBT)とパワーMOSFETである。Si IGBTは高い電力容量を有する反面、高周波動作が困難である。SiパワーMOSFETは比較的高い動作周波数を有する一方で、電力容量は小さい。SiC MOSFETはSi IGBTの領域から電力容量が向上する方向に開発が進むが、電子の移動度の低さから動作周波数は数百kHz帯に留まると考えられる。横型GaN FETを使った場合、SiパワーMOSFETに対して高周波化が進むと考えられる反面、後述するように二次元に閉じ込められた電子が電気伝導を担うので電力容量の向上はそれほど期待が持てない。このような市場と技術動向を踏まえて、我々はSiC MOSFETと横型GaN FETの間、見方を変えると、Si IGBTとパワーMOSFETの双方から見て、大電力化と高周波化の二つのニーズを同時に満たすことができる領域を縦型GaNパワーデバイスで開拓することを目指している。

1-2. GaNの電子デバイス

GaNは青色発光ダイオードの実用化以降、Blu-ray Disc用のレーザ、照明用光源、自動車のヘッドライトなどに採用され、次々と技術革新をもたらしてきた。その材料物性は光デバイスだけに限らず、パワーデバイスとしての性能も優れている(表-1)。SiC基板上にエピタキシャル成長させたIII族窒化物半導体の高電子移動度トランジスタ(HEMT)は、超高周波(GHz帯)での低損失・高電力容量を活かして、従来のGaAs系III-V族化合物半導体HEMTの市場を席巻し、携帯電話の基地局等で送信用パワーアンプとして用いられるようになった。これはGaNとその混晶(InAlGaN、AlGaNなど)のヘテロ界面に高濃度の二次元電子ガス(2DEG)が誘起されるというIII族窒化物半導体特有の材料機能の恩恵によるところが大きい。この技術をさらに展開し、中耐圧・高周波(～600V、～数十MHz帯)領域のパワーデバイスとして、横型GaN FETが量産されるようになった。しかしながらこの横型構造に

は二つの本質的な使い難さが存在する。一つ目はチップの小型化が困難な点である。横型のFETにおいて大電力化は、一般的にウェハ表面に形成されたソース電極とドレイン電極の距離を広げることと、ゲート幅を広くすることで達成する必要があり、大電力化と小型化が背反となる。二つ目は前述のとおり2DEGを利用するため、ドレイン電流をオフするためのゲート電圧を必要とし、そのスイッチング動作は常時オンとなる。これはノーマリーオン動作と呼ばれ、仮にゲート回路に故障が発生した場合、ソース・ドレイン間に電流が流れ続けてしまうことになり、回路の信頼性設計上、忌避される。

この二つの本質的な課題を回避するためにもパワーMOSFETには縦型構造が用いられることが多い。縦型構造はGaN系では現時点では少数派ではあるが、SiやSiCなど先行するパワー半導体では一般的な設計であり、耐圧性能はドリフト層の濃度や膜厚で設計可能であるため、素子面積を犠牲にする必要がない。また、npn接合を用いるため、ゲート電圧0Vにおいても本質的に電流が流れないノーマリーオフ動作が得られる。

我々はこれまで、この縦型GaNのMOSFETやショットキーバリアダイオード(SBD)に関して、高耐圧性能や低オン抵抗など、電力容量向上に関する性能検証を進めてきた^{4)~7)}。MOSFETは単一素子での動作検証を経て⁴⁾、今回は実用レベルの大電流駆動を目指したマルチセル化と、マルチセルの高集積化のための微細化を行った。SBDではMOSFET開発で培ったMOS型構造を取り入れた新設計で、高耐圧化と高温動作時のリーク電流低減を達成したので、その結果を紹介する。

2. 縦型GaNトレンチMOSFET

市販の2インチn⁺-GaN基板(転位密度～10⁶cm²台)の上に、MOCVD法にてドリフト層n-GaN、ボディ層p-GaN、ソースコンタクト層n⁺-GaNをエピタキシャル成長させる。ボディ層へのコンタクト領域とトレンチゲートは、それぞれ

表-1 パワーデバイス向け半導体の物性値

物性値	単位	Si ¹⁾	4H-SiC ¹⁾	GaN	Ga ₂ O ₃ ²⁾	diamond ³⁾
バンドギャップ	eV	1.1	3.26	3.39	4.8	5.47
破壊電界強度	MV/cm	0.3	3	3.3	8	10
電子の移動度	cm ² /Vs	1300	720	1200	300	3800*
飽和電子速度	cm/s	1×10^7	2×10^7	2.7×10^7	—	1.1×10^7 *
熱伝導度	W/cmK	1.5	4.9	2.2	0.2	22

* diamondの移動度と飽和速度は正孔の値

フォトリソグラフィと反応性イオンエッティングで加工した。ゲート絶縁膜はトレンチゲート構造に対して膜厚、膜質ともに均一に成膜する必要があるため、成膜方法に原子層堆積法を選択した。また、ゲート絶縁膜の材料には、GaNの価電子帯と伝導帯の双方に対して十分なバンドオフセットを形成できることと、高い絶縁性を実現できることから、 SiO_2 を選んだ⁸⁾。その後、ゲート電極、pボディ電極、ソース電極をドライエッティングやリフトオフプロセスで形成した。層間絶縁膜と配線電極を形成し、ウェハ裏面にドレイン電極を形成する。作製した縦型GaNトレンチMOSFETの断面模式図を図-2に示す。ゲートトレayoutは六角形とし、この六角形のMOSFET“セル”を、設計にもよるがチップサイズが大きいもので数十万個並列に敷き詰める。大電流化のためには一つのチップに敷き詰めるMOSFETのセル数を増やすことが効果的な手段の一つであり、一つ一つのMOSFETセルを微細化できるプロセスが開発のポイントとなる。本報告の素子も、2015年度報告時⁴⁾からプロセスフローを大幅に見直し、プロセス保護膜^{*1}の削減による素子構造の簡略化と、セルファライメントなどのプロセスインテグレーションによるパターンレイヤ数と、重ね合せマージンの削減で、セルピッチを15μmから10μm未満へと微細化を達成している。

チップの外縁部にはソース電極から引き出した配線電極を延伸し、フィールドプレートと呼ばれる電界緩和端子を形成することでチップ端部のpn接合に加わる電界集中を緩和し、高耐圧化を図っている⁵⁾。このような素子構造を半導体ウェハプロセスにて作製した後、ディスクリート用パッケージ(TO-247)に実装して素子特性を評価した。なお、パッケージにTO-247を選んだ理由は、パワーデバイス用として最も汎用性が高い(ユーザーが多い)という点であり、チップサイズの観点では、もう一つ小さい規格であるTO-

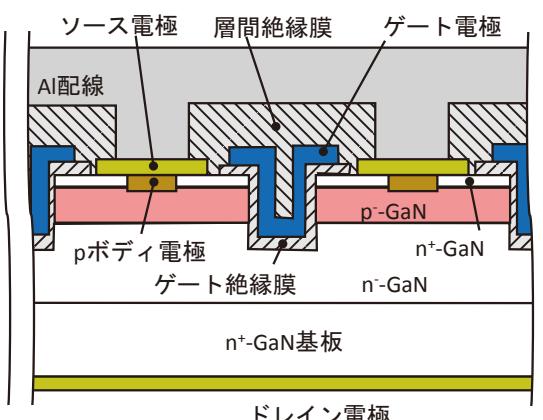
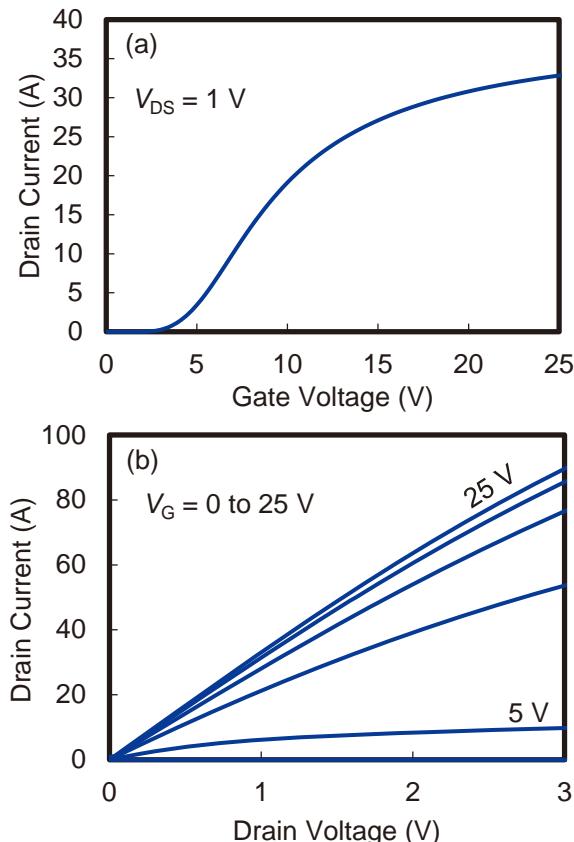


図-2 縦型GaNトレンチMOSFETの断面模式図

図-3 縦型GaNトレンチMOSFETの
(a) 伝達特性、(b) 出力特性

220でも実装可能である。また、リードフレームの各端子は、Si IGBTやSiC MOSFETと同様の割り付けとし、ユーザーニーズの高いピンコンパチブルとした。

図-3は作製した素子の静特性である伝達特性(I_D - V_G 特性)と出力特性(I_D - V_{DS} 特性)である。伝達特性は $V_{DS} = 1\text{ V}$ の線形領域で評価しており、x軸との交点で求められるしきい値電圧は、およそ4Vでノーマリーオフ特性が得られている。出力特性は、 V_G を0Vから5Vステップで最大25Vまで印加した。微細化により、一般的な駆動電圧の範囲 $V_G = 20 \sim 25\text{ V}$, $V_{DS} = \sim 1.5\text{ V}$ で50Aを超える出力電流が得られている。

図-4は動特性であり、横軸はゲート電圧スイッチに対する出力電流の追従性を示すもので、飽和電流に達する時間の短さを評価している。図-4(a)がターンオン、図-4(b)がターンオフの動作を示す。市販のSiC MOSFETの中から抵抗が同クラスとなる製品を選び比較した。試作したGaN MOSFETの応答時間はターンオンでおよそ20ns、ターンオフで30nsと短く、SiC

*1 以後の工程でのプロセスダメージを回避するためだけに形成する絶縁膜や金属膜

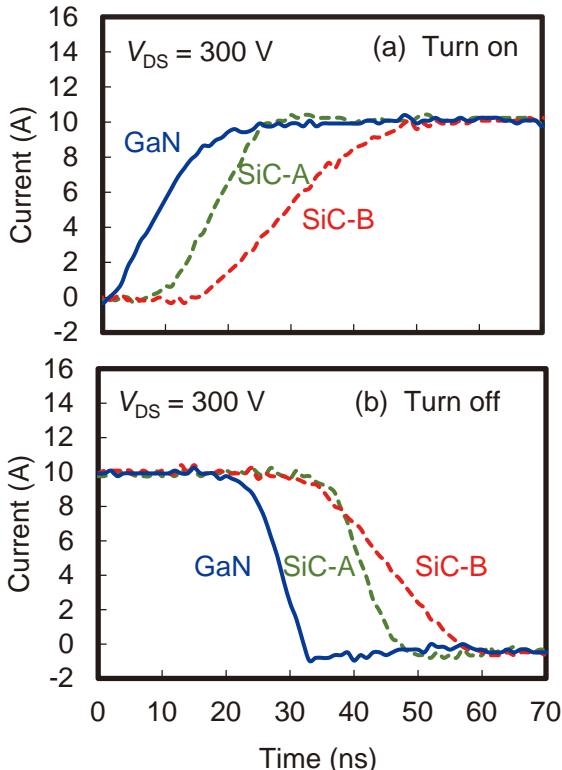


図-4 縦型GaNトレンチMOSFETのスイッチング波形(a) ターンオン, (b) ターンオフ

MOSFETに対して高速動作していることがわかる^{*2}.

3. 縦型GaNトレンチMOS SBD

SBDは、半導体と金属界面に形成されるショットキー障壁を使って整流性を発現させる素子である。我々はこれまで、素子外周部にフィールドプレート構造を有するメサ型のSBDを作製してきた⁷⁾。フィールドプレートによりショットキー電極外周部の電界集中を緩和しているが、ショットキー電極中央部での電界集中が課題であった。この課題を解消するために、我々は、トレンチMOS構造を採用した(図-5)^{9,10)}。トレンチMOS構造は、前述のMOSFETと類似の構造を有し、複数の微細なメサの一つ一つにショットキー電極を形成する。トレンチMOS構造からの電界でショットキー電極直下を完全空乏化させることができ、これによりショットキー電極全面に對して電界緩和効果が得られる。すなわち、ショットキー障壁高さと半導体のキャリア濃度という二つの設計パラメータで決定されるオン抵抗と高耐圧とのトレードオフの関係に対して、MOS構造

*2 高速動作の要因は、チップサイズが市販品のSiC MOSFETに比べて小さく、素子容量が小さいためであると考えているが、詳細は評価中

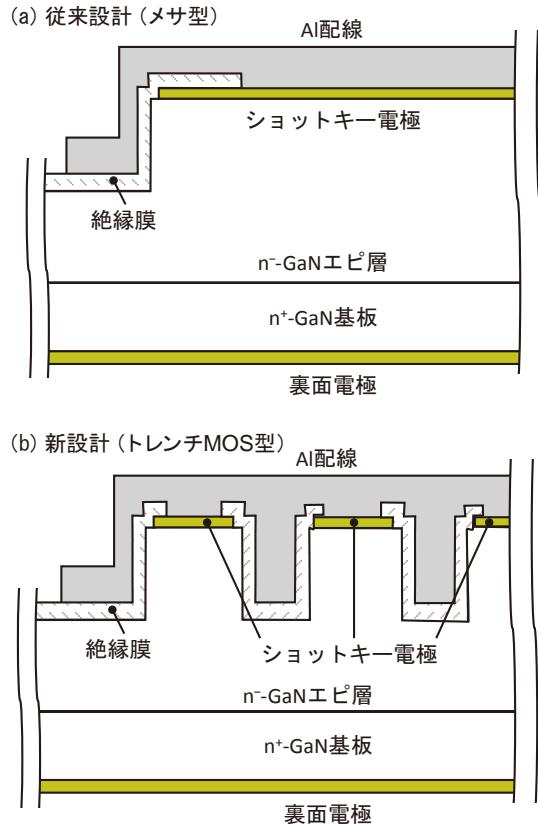


図-5 縦型GaN SBDの断面模式図
(a) 従来設計(メサ型),
(b) 新設計(トレンチMOS型)

からの電界緩和という設計の自由度が与えられる。新たに加わったMOS構造の設計パラメータは、絶縁膜の膜厚、トレンチ幅、トレンチ間隔、トレンチ深さ等で、これらの中には交互作用の関係を持つものもあり、それぞれ独立には設計できない。そこで、SQC手法とデバイスシミュレータを駆使して最適設計値を決定した。素子作製は前述のMOSFETと同様、市販のn⁺-GaN基板上にMOCVD法でn-GaN層をエピタキシャル成長させ、アノードとなるショットキー電極にNiを、カソードとなる裏面電極にAl/Tiを用いた。

試作したトレンチMOS SBDの逆方向I-V(耐圧)特性を図-6に示す。従来設計に比べてリーク電流が低減されていることがわかる。図-7は逆方向I-V特性の温度依存性である。車載用パワーデバイスとして今後求められる動作温度(200°C)においても、リーク耐圧は600V級(リーク電流密度1mA/cm²で定義)を維持した。

図-8は、MOSFETと同様にTO-247パッケージに実装した縦型GaNトレンチMOS SBDの逆回復特性である。MOS界面の影響による応答速度の低下が懸念されたが、市販のSi高速ダイオードに比べて十分に速い逆回復特性を示し、高速スイッチング動作に優れていることが確認できた。

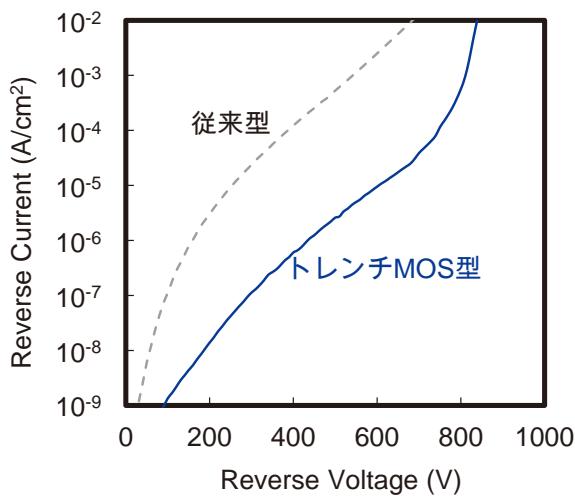


図-6 縦型GaN SBDの逆方向I-V特性
(耐圧特性)

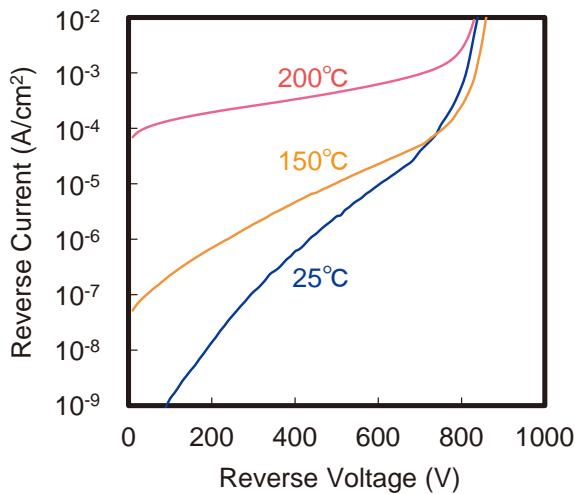


図-7 逆方向I-V特性の温度依存性

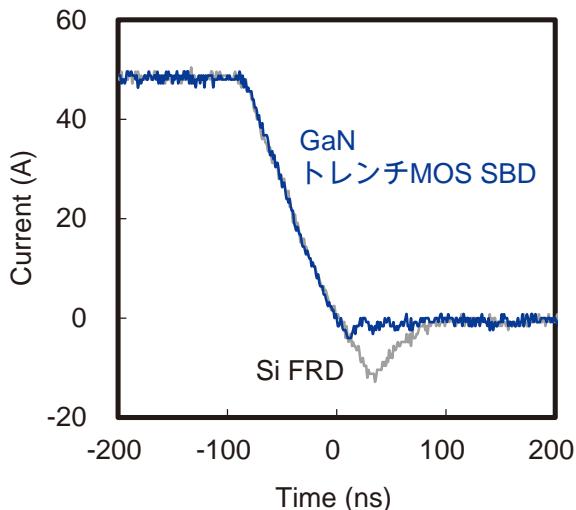


図-8 縦型GaNトレンチMOS SBDの逆回復特性(市販のSi高速ダイオードとの比較)

4. アプリケーションデモ評価

最後に、作製したGaNトレンチMOSFETと、GaNトレンチMOS SBDを、代表的なスイッチング回路に実装しデモ評価した結果を示す。

図-9は、縦型GaNトレンチMOSFETをゲート信号(V_G)8MHzで駆動させた際のスイッチング波形である。比較として評価したSiC MOSFETの出力信号(V_{DS})が歪んでいる(飽和電圧に達しない)のに対して、縦型GaNトレンチMOSFETの波形は矩形を維持している。図示しないがデモ回路の上限周波数である10MHzにおいても矩形の波形が維持できており、さらなる高周波駆動の可能性も期待できる。

図-10は、縦型GaNトレンチMOSFETと縦型GaNトレンチMOS SBDを搭載したフル縦型GaN DC-DCコンバータである。市販のSiC MOSFET、SiC SBDを搭載したフルSiC DC-DCコンバータと、共通の回路パラメータで比較した結果、ターンオン、ターンオフとともにスイッチング後のリングイング^{*3}を小さく抑えられることがわかった(図-11)。また、スイッチング時に発生する損失(電圧、電流値で結ばれる、図-11(c), (d)中に三角形で示した部分の大きさに比例)は、約30%の低減が見られた。

*3 矩形波などの急峻な変化で発生する電気信号の振動波形で、ノイズ

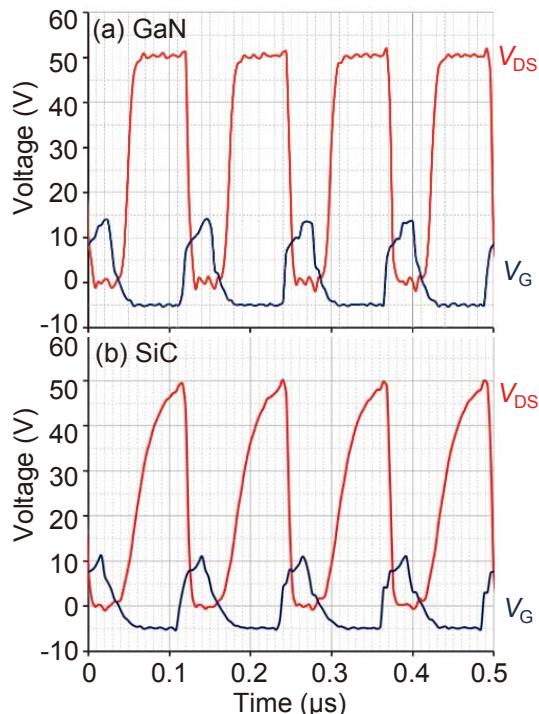


図-9 8MHzにおけるスイッチング特性
(a) 縦型GaNトレンチMOSFET,
(b) SiC MOSFET



図-10 フル縦GaN DC-DCコンバータ
DC-DCコンバータに縦型GaN MOSFETと縦型
GaN SBDを同時に搭載したのは、世界初である
(2018年4月TG調べ)

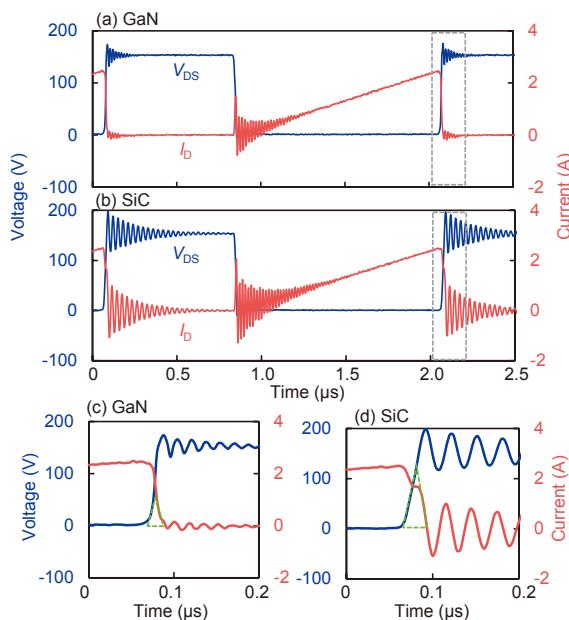


図-11 DC-DCコンバータのスイッチング波形
(a) フル縦GaN, (b) フルSiC,
(c) 図-11(a)内の点線部拡大図,
(d) 図-11(b)内の点線部拡大図

5. まとめ

縦型GaNトレンチMOSFETの大電流化を果たした。静特性は、1チップで50Aを超える電流値とノーマリーオフ動作が確認できた。動特性の応答時間はターンオンがおよそ20ns、ターンオフが30ns程度の高速スイッチングを示し、大電力容量化と高周波化を両立できる性能を示した。縦型GaNトレンチMOS SBDは、新しく導入したMOS構造により高耐圧化と良好な温度特性を実現した。これらを搭載したDC-DCコンバータではリングングが小さく、スイッチングによる損失がSiCに比べておよそ30%低減可能であることが分かった。

縦型GaNパワーデバイスの実用化に向けては、本報告で紹介したデバイス設計、ウェハプロセスの他に、自立基板の大口径化、低コスト化といった課題が存在しており、解決が急がれる。デバイス開発には今後の課題として事業化に向けた生産性や歩留り、信頼性などが残されているが、社外との連携も視野に入れながら早期の事業化を実現し、各種電力変換システムの小型化・高効率化を通して社会貢献できれば本望である。

謝辞

素子作製にご尽力いただいた研究開発部の諸兄と、検証用のDC-DCコンバータの設計ならびに特性評価にご協力いただいた電子技術部の皆様に感謝いたします。

参考文献

- 1) 日経エレクトロニクス編,『次世代パワー半導体』,日経BP社,2012,p.93.
- 2) NanotechJapan Bulletin, 8, 1 (2015).
- 3) 嘉数,NTT技術ジャーナル,6,15(2010).
- 4) 岡ら, 豊田合成技報, Vol. 57, p. 34 (2015).

- 5) T. Oka et al., Appl. Phys. Express, 7, 021002 (2014).
- 6) T. Oka et al., Appl. Phys. Express, 8, 054101 (2015).
- 7) N. Tanaka, et al., Appl. Phys. Express, 8, 071001 (2015).
- 8) J. Robertson and B. Falabretti, J. Appl. Phys., 100, 014111 (2006).
- 9) M. Mehrotra and B. J. Baliga, Solid-State Electron., 38 (4), 801 (1995).
- 10) K. Hasegawa et al., Appl. Phys. Express, 10, 121002 (2017).

著　　者



西井潤弥



上野幸久



伊奈　務



田中成明



黒崎潤一郎



鈴木智行



長谷川一也



安西孝太



西尾　剛



村上信吾



村上倫章



岡　徹